



基于超薄 Al_2O_3 栅绝缘层的低工作电压IGZO薄膜晶体管及其在共源极放大器中的应用

张浩, 李俊, 赵婷婷, 郭爱英, 李痛快, 茅帅帅, 原理, 张建华

引用本文:

张浩, 李俊, 赵婷婷, 等. 基于超薄 Al_2O_3 栅绝缘层的低工作电压IGZO薄膜晶体管及其在共源极放大器中的应用[J]. *发光学报*, 2020, 41(4): 451–460.

ZHANG Hao, LI Jun, ZHAO Ting-ting, et al. Low Operating Voltage IGZO Thin-film Transistor Based on Ultrathin Al_2O_3 Gate Insulator and Its Application in Common-source Amplifier[J]. *Chinese Journal of Luminescence*, 2020, 41(4): 451–460.

在线阅读 View online: <https://doi.org/10.3788/fgxb20204104.0451>

您可能感兴趣的其他文章

Articles you may be interested in

非晶铟镓锌氧薄膜晶体管钼/铜源漏电极的研究

Mo/Cu Source/Drain Electrodes for Amorphous InGaZnO Thin Film Transistors

发光学报. 2018, 39(6): 823–829 <https://doi.org/10.3788/fgxb20183906.0823>

Al_2O_3 薄层修饰 SiN_x 绝缘层的IGZO-TFTs器件的性能研究

Improvement of IGZO-TFTs Performance with SiN_x Gate Insulator Modified by Al_2O_3 Film

发光学报. 2015(8): 947–952 <https://doi.org/10.3788/fgxb20153608.0947>

负电荷层对a-IGZO TFT阈值电压的影响

Effects of Negative Charge Layer on The Threshold Voltage of a-IGZO TFT

发光学报. 2015, 36(11): 1320–1324 <https://doi.org/10.3788/fgxb20153611.1320>

低电压有机薄膜晶体管驱动顶发射有机发光二极管的集成像素的研制

Top-emitting Organic Light-emitting Device Integrated Pixel Driven by Low Voltage Organic Thin Film Transistor

发光学报. 2014(11): 1370–1375 <https://doi.org/10.3788/fgxb20143511.1370>

溶胶凝胶法制备以 Al_2O_3 为界面修饰层的铟镓锌氧薄膜晶体管

Solution Processed HfInZnO Thin Film Transistors with HfSiOx Dielectrics Modified by Al_2O_3 Films

发光学报. 2016, 37(1): 50–55 <https://doi.org/10.3788/fgxb20163701.0050>

文章编号: 1000-7032(2020)04-0451-10

基于超薄 Al_2O_3 栅绝缘层的低工作电压 IGZO 薄膜晶体管及其在共源极放大器中的应用

张 浩, 李 俊, 赵婷婷, 郭爱英, 李痛快, 茅帅帅, 原 理, 张建华*

(上海大学 机械工程与自动化学院, 上海 200072)

摘要: 随着薄膜晶体管(Thin-film transistor, TFT)在各类新兴电子产品中得到广泛应用,作为各类电子设备的关键组件,其工作电压和稳定性面临着巨大挑战。为了满足未来高度集成化、功能复杂的应用场合,实现其低工作电压和高稳定性就变得异常重要。我们在 $150\text{ mm} \times 150\text{ mm}$ 大面积玻璃基底上,采用磁控溅射非晶钢镓锌氧化物(amorphous indium-gallium-zinc-oxide, a-IGZO)作为有源层,以原子层沉积(ALD) Al_2O_3 为栅绝缘层,制备了底栅顶接触型 a-IGZO TFT,并研究了 50, 40, 30, 20 nm 超薄 Al_2O_3 栅绝缘层对 TFT 器件的影响。其中,20 nm 超薄 Al_2O_3 栅绝缘层 TFT 具有最优综合性能:1 V 的低工作电压、接近 0 V 的阈值电压和仅为 65.21 mV/dec 的亚阈值摆幅,还具有 $15.52\text{ cm}^2/(\text{V} \cdot \text{s})$ 的高载流子迁移率以及 5.85×10^7 的高开关比。同时,器件还表现出优异的稳定性:栅极 $\pm 5\text{ V}$ 偏压 1 h 阈值电压波动最小仅为 0.09 V 以及优良的 $150\text{ mm} \times 150\text{ mm}$ 大面积分布均匀性。实现了 TFT 器件的低工作电压和高稳定性。最后,以该 TFT 器件为基础设计了共源极放大器,得到 14 dB 的放大增益。

关键词: a-IGZO 薄膜晶体管; Al_2O_3 栅绝缘层; 原子层沉积; 共源极放大器

中图分类号: TN321+.5 文献标识码: A DOI: 10.3788/fgxb20204104.0451

Low Operating Voltage IGZO Thin-film Transistor Based on Ultrathin Al_2O_3 Gate Insulator and Its Application in Common-source Amplifier

ZHANG Hao, LI Jun, ZHAO Ting-ting, GUO Ai-ying, LI Tong-kuai

MAO Shuai-shuai, YUAN Li, ZHANG Jian-hua*

(School of Mechanical Engineering and Automation, Shanghai University, Shanghai 200072, China)

* Corresponding Author, E-mail: jhzhang@oa.shu.edu.cn

Abstract: With the wide application of thin-film transistor (TFT) in various emerging electronic products, as a key component of various electronic equipment, its operating voltage and stability are facing great challenges. In order to meet the needs of highly integrated and complex applications in the future, it is very important to realize its low operating voltage and high stability. Bottom gate top-contact a-IGZO TFT on large area glass substrate of $150\text{ mm} \times 150\text{ mm}$ was prepared by using magnetron sputtering to investigate the effect of 50, 40, 30 and 20 nm Al_2O_3 thickness on the performance of a-IGZO TFTs. The results show that TFT with 20 nm-thick- Al_2O_3 gate insulator exhibits the best electrical comprehensive performance: low operating voltage of 1 V, threshold voltage of nearly 0 V and subthreshold swing of only 65.21 mV/dec. It also has a high field-effect mobility of 15.52

收稿日期: 2019-12-26; 修订日期: 2020-01-22

基金项目: 国家杰出青年科学基金(51725505); 上海科学技术委员会项目(18JC1410402, 17DZ2281700); 博士后创新人才计划(BX20180184)资助项目

Supported by National Science Foundation for Distinguished Young Scholars of China(51725505); Shanghai Science and Technology Commission(18JC1410402, 17DZ2281700); The Postdoctoral Innovative Talent Program(BX20180184)

$\text{cm}^2/(\text{V} \cdot \text{s})$ and a high $I_{\text{ON}}/I_{\text{OFF}}$ ratio of 5.85×10^7 . At the same time, the device also shows excellent stability: the minimum threshold voltage shift after 1 h of gate ± 5 V bias is only 0.09 V and excellent stability of uniform distribution over a large area of $150 \text{ mm} \times 150 \text{ mm}$. The low operating voltage and high stability of TFT devices are realized. Finally, a common-source amplifier is designed with this TFT device, and a gain of 14 dB is obtained.

Key words: a-IGZO TFT; Al_2O_3 gate insulator; ALD; common-source amplifier

1 引 言

近年来, TFT 在各类新兴电子产品诸如平板显示^[1]、人工突触^[2-3]、传感器^[4-5]或其他高科技设备等未来应用中显示出巨大潜力。随着集成度越来越高和功能越来越复杂,设备的功耗和稳定性面临着巨大的挑战。

现有 TFT 沟道材料中,传统非晶硅 TFT 由于迁移率低和稳定性差已难以满足现有电子设备的要求。多晶硅 TFT 虽然具有高的迁移率,但存在工艺复杂、成本高等缺点。而氧化物 TFT 由于具有迁移率高、制备工艺简单和成本低等优点而备受关注。同时,宽带隙氧化物材料具有更突出的实现低功耗的优势,因为其截止电流非常低。a-IGZO 是一种众所周知的 n 型氧化物半导体, Hosono 等^[6]于 2004 年首先报道了使用 a-IGZO 在室温下制造 TFT 的方法。a-IGZO 具有高于 $10 \text{ cm}^2/(\text{V} \cdot \text{s})$ 的载流子迁移率和稳定的非晶态结构^[7-9],同时具有沉积温度低^[6,10]、可见光范围内透过率高和易形成大面积均质薄膜等优点^[11]。然而, a-IGZO TFT 通常需要大的电压才能实现高的迁移率和开关电流比。

目前,降低 TFT 工作电压最简单的方法是减小栅绝缘层厚度以得到大的栅极电容。然而,传统 SiO_2 栅绝缘层厚度的减小是有限的,因为当栅绝缘层太薄时将导致大的栅极泄漏电流^[12]。幸运的是,使用高介电常数 (high- k) 材料代替 SiO_2 作为栅绝缘层可以同时实现低泄露电流和低工作电压^[13-14]。然而, high- k 材料普遍存在禁带宽度随 k 值增加而减小的现象^[15]。因此,必须使用高质量的绝缘薄膜来避免大的泄露电流。 Al_2O_3 作为常见的非晶态 high- k 材料 ($k=9$), 禁带宽度较大 ($E_g=8.5 \text{ eV}$), 击穿电场较高 ($5 \sim 10 \text{ mV/cm}$), 具有良好的热稳定性和化学稳定性, 且具有较好的界面粘附性^[16]。

同时,薄的栅绝缘层具有更小的内应力和更低的缺陷态^[17],将更加适用于未来复杂的 TFT 应用。对于 TFT 器件来说,栅绝缘层界面态对于器件稳定性具有至关重要的作用^[18]。因此,为了全面提升 TFT 性能,必须改善栅绝缘层界面态。已有报道的栅绝缘层制备方法主要有溅射法^[19]和溶液法^[20],遗憾的是,溅射法制备的薄膜面临着界面缺陷态较多的问题,而溶液法又存在着泄露电流较大且难以精准控制膜厚等问题。近年来,原子层沉积 (ALD) 技术已经成为生产高质量无机薄膜的有效技术,具有成膜纯度高、均匀性和保形性好,还能精准控制薄膜厚度等优点^[21-22]。因此,这使得 ALD- Al_2O_3 作为 TFT 栅绝缘层受到越来越多的关注。2015 年,本课题组 Ding 等^[19]实现了 100 nm Al_2O_3 栅绝缘层的 TFT 的制备。2018 年, Ma 等^[23]得到了 5 nm 超薄 Al_2O_3 栅绝缘层的 TFT 的性能。

然而,目前关于大面积阵列 ALD- Al_2O_3 栅绝缘层 TFT 的报道较少,其稳定性也面临着巨大挑战,同时对其相关应用的探索也明显不足。本文采用平面光刻工艺,使用 ALD- Al_2O_3 作为栅绝缘层,研究了 Al_2O_3 厚度分别为 $50, 40, 30, 20 \text{ nm}$ 时对 TFT 器件性能的影响,最终在 $150 \text{ mm} \times 150 \text{ mm}$ 大面积玻璃基底上制备了低工作电压、高稳定性 a-IGZO TFT。其中,当 Al_2O_3 栅绝缘层厚度为 20 nm 时得到最优的综合性能: 1 V 低工作电压、接近 0 V 的阈值电压和仅为 65.21 mV/dec 的亚阈值摆幅;还具有 $15.52 \text{ cm}^2/(\text{V} \cdot \text{s})$ 的高载流子迁移率、 5.85×10^7 的高开关比和较低的栅极泄露电流。同时,器件还表现出优异的稳定性:栅极 $\pm 5 \text{ V}$ 偏压 1 h 阈值电压波动最小仅为 0.09 V , 以及优良的大面积分布均一性。最后,还进行了对其应用的探索,以该 TFT 器件为基础设计了二极管负载共源极放大器,得到 14 dB 的放大增益,并具有良好的响应速度。

2 实 验

a-IGZO TFT 器件采用底栅顶接触结构, 如图 1 所示。采用 150 mm × 150 mm 的 Corning EXG 玻璃作为基底。经去离子水清洗后, 利用磁控溅射机(日本 ULVAC SME-200E)在基底上溅射厚度 30 nm 的钼(Mo)、20 nm 的氧化铟锡(Indium tin oxide, ITO)双层结构作为 Gate 电极, 并通过光刻及湿法刻蚀工艺形成底栅图案。ITO 能够阻挡后续干法刻蚀工艺对 Mo 的破坏, 还具有更好的爬坡能力, 在打孔处能更好地连接不同层, 同时 Mo 能弥补 ITO 的导电性能^[24-25]。为简化工艺, 后续源(Source)、漏(Drain)电极同样采用该工艺及膜层结构。使用 ALD(芬兰 BENEQ TFS-200)设备在 250 °C 下生长不同厚度的 Al₂O₃ 作为栅绝缘层(Gate insulating, GI), 气源为三甲基铝(Trinethylaluminium, TMA)和水。通过控制气源循环次数调节膜厚, 单个循环时间为 4 s, 沉积厚度 0.1 nm。IGZO 有源层(Active layer, AL)在常温下通过磁控溅射设备制备, 厚度为 60 nm, 其中 Ar 与 O₂ 流量比为 50:5 (mL/min), 溅射功率为 300 W。并通过光刻及湿法刻蚀等工艺做出有源层图案。为保护 IGZO 免受水、氧及后续湿法刻蚀工艺中酸刻蚀液等的影响, 在 IGZO 上面采用等离子体增强型化学气相沉积设备(日本 ULVAC SME-200E)在 220 °C 环境下制备 200 nm SiO₂ 作为刻蚀阻挡层(Etch-stop layer, ES)。并通过干法刻蚀设备(日本 DES-206E)使 ES 层漏出有源层, 形成 Source、Drain 电极连接通孔。接着采用与 Gate 电极相同的工艺制备图案化的 Source、Drain 电极。器件宽长比为 W/L = 250 μm: 50 μm。最后, 为了获得稳定的 TFT 性能, 我们将器件在 300 °C 大气氛围下进行 2 h 的退火, 之后进行器件性能测试。器件的电学性

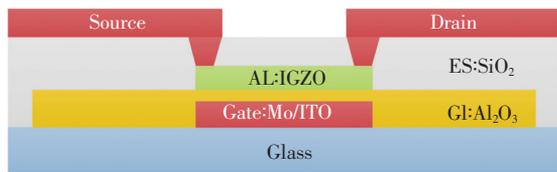


图 1 TFT 器件结构示意图
Fig. 1 Schematic diagram of the TFT device structure

能均在室温条件下采用 Keithley 4200-SCS 半导体参数测试系统进行测试。

3 结果与讨论

3.1 物态与形貌分析

为了得到薄膜的物质形态, 我们通过 X 射线衍射(日本 Smartlab9 XRD)测得了样品的微结构数据, 如图 2 所示。从图中可以看出, 未出现任何明显的特征峰, 这表明 IGZO 和 Al₂O₃ 薄膜都是非晶态的。非晶态薄膜具有表面光滑、缺陷态密度低以及大面积制备均匀等优点^[26]。

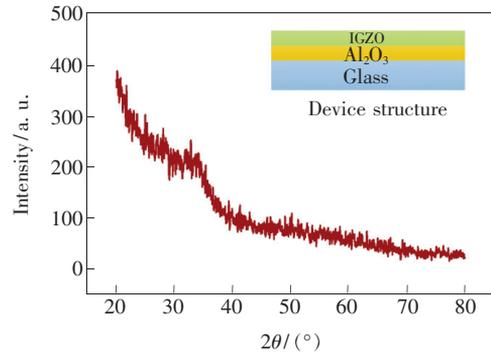


图 2 器件的 XRD 图谱(内嵌图为器件结构)
Fig. 2 XRD pattern of the device (Inset shows the device structure)

同时, 我们也分别测试了沉积在玻璃基板上的 50, 40, 30, 20 nm 厚度 Al₂O₃ 薄膜和 IGZO 薄膜的原子力显微镜(德国 Bruker dimension AFM)图像, 如图 3 所示。Al₂O₃ 薄膜均方根粗糙度分别为 0.72, 0.66, 0.58, 0.50 nm, IGZO 薄膜均方根粗糙度为 0.55 nm, 膜面均表现出较好的光滑度。Al₂O₃ 厚度为 20 nm 时具有最优的膜面。薄膜的粗糙度显示出随着厚度增加而增大的趋势, 这是由于薄膜厚度的增加导致侧向应力的释放以及小空洞的产生所致^[19]。结果表明, 最大的粗糙度仅为 0.72 nm, 说明 Al₂O₃ 薄膜表面是非常光滑的, 这对器件的高性能是有益的。首先, 光滑的 Al₂O₃ 层有利于高质量的 IGZO 成膜, 以此获得优异的有源层-绝缘层界面态。其次, 光滑的 Al₂O₃ 层也会具有较少的表面缺陷^[27]。载流子的运输主要发生在界面几纳米的地方, 所以良好的界面态是获得高性能 TFT 器件的关键。

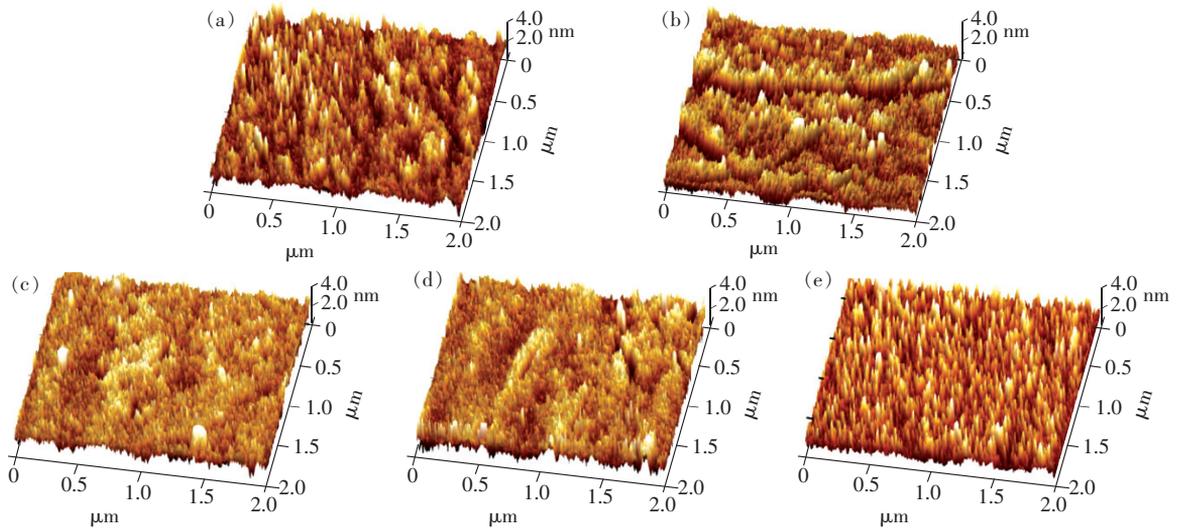


图 3 50(a), 40(b), 30(c), 20(d) nm Al_2O_3 和 IGZO 薄膜(e) 表面形貌 AFM 图像。

Fig. 3 AFM images of surface morphology of 50(a), 40(b), 30(c), 20(d) nm Al_2O_3 and IGZO films(e).

3.2 Al_2O_3 栅绝缘层厚度对 TFT 器件性能的影响

图 4 为不同厚度 Al_2O_3 栅绝缘层 TFT 电学性能测试结果, (a)、(b)、(c) 和 (d) 为 Al_2O_3 厚度分别为 50, 40, 30, 20 nm 时的 TFT 转移特性曲线, (e)、(f)、(g) 和 (h) 为与之对应的输出特性曲线, 表 1 为提取的器件各个性能参数。

从输出特性曲线可以看出, 器件都呈现出良好的饱和特性, 也没有出现电流拥挤现象, 说明电极和有源层之间具有良好的欧姆接触, 这要归功于我们双层电极的设计。

从转移特性曲线可以直接看出, 每个器件表现出高的开关比以及低的亚阈值摆幅。这表示 TFT 可以快速实现开断切换, 同时具有低工作电压。工作电压仅为 1 V 时, 仍可观察到良好的晶体管特性, 开关比均大于 10^7 。同时, 器件都表现出较小的栅极泄露电流, 最大值出现在 Al_2O_3 厚度为 20 nm 时, 也仅为 7.98×10^{-11} A。这表明绝缘层具有良好的绝缘特性。这要归功于光滑、致密的非晶态 Al_2O_3 薄膜。栅极泄露电流出现变大的趋势是由于 Al_2O_3 栅绝缘层的减薄所致。

利用公式(1), 根据转移特性曲线可以提取出 TFT 器件场效应迁移率(μ)和阈值电压(V_{TH}):

$$I_{\text{DS}} = \frac{1}{2} \mu C_i \frac{W}{L} (V_{\text{GS}} - V_{\text{TH}})^2, \quad (1)$$

其中 C_i 是栅绝缘层单位面积电容, W 和 L 分别为

沟道宽度和长度, V_{GS} 和 I_{DS} 是栅极-源极电压和漏极-源极电流。测试结果均在表 1 中列出。 μ 随着 Al_2O_3 厚度的降低而逐渐增加, 这是由于 μ 与栅绝缘层表面形貌优劣密切相关。优质的界面态可以有效地减少载流子散射以及减少缺陷对沟道电荷的捕获, 这对于获得高迁移率、高稳定性都是有益的^[28-29]。由 AFM 数据可知, 随着 Al_2O_3 厚度的降低, 薄膜表面光滑度是逐渐提高的, 所以当 Al_2O_3 厚度为 20 nm 时, 器件具有最高的 μ 值, 为 $15.52 \text{ cm}^2/(\text{V} \cdot \text{s})$ 。同时, 器件的阈值电压均接近于 0 V, 且随 Al_2O_3 薄膜厚度的降低而左移。这是由于更薄的 Al_2O_3 栅绝缘层在相同的栅压下具有更强的电容耦合能力, 能在单位面积有源层沟道中感应出更多的感应电荷。根据下列表达式:

$$Q_{\text{ind}} \sim \frac{\varepsilon(V_{\text{GS}} - V_{\text{TH}})}{d}, \quad (2)$$

其中, Q_{ind} 是沟道中由所施加的栅极电压所感应出的单位面积累积电荷, ε 是介电常数, d 是 GI 的厚度。因此, 随着 GI 厚度的减薄, 在相同栅压下, 单位面积有源层沟道将感应出更多的载流子。因此, 即使在接近 0 V 的栅极电压下, 也可以在 TFT 器件中形成导电沟道, 并且将导致低的 TFT 工作电压。

亚阈值摆幅(SS)可以反映有源层与绝缘层的界面情况, 因为载流子的运输主要发生在界面, 所以界面缺陷态的多少不仅会影响器件的电学性能, 也影响器件的稳定性。本文各器件表现出非常

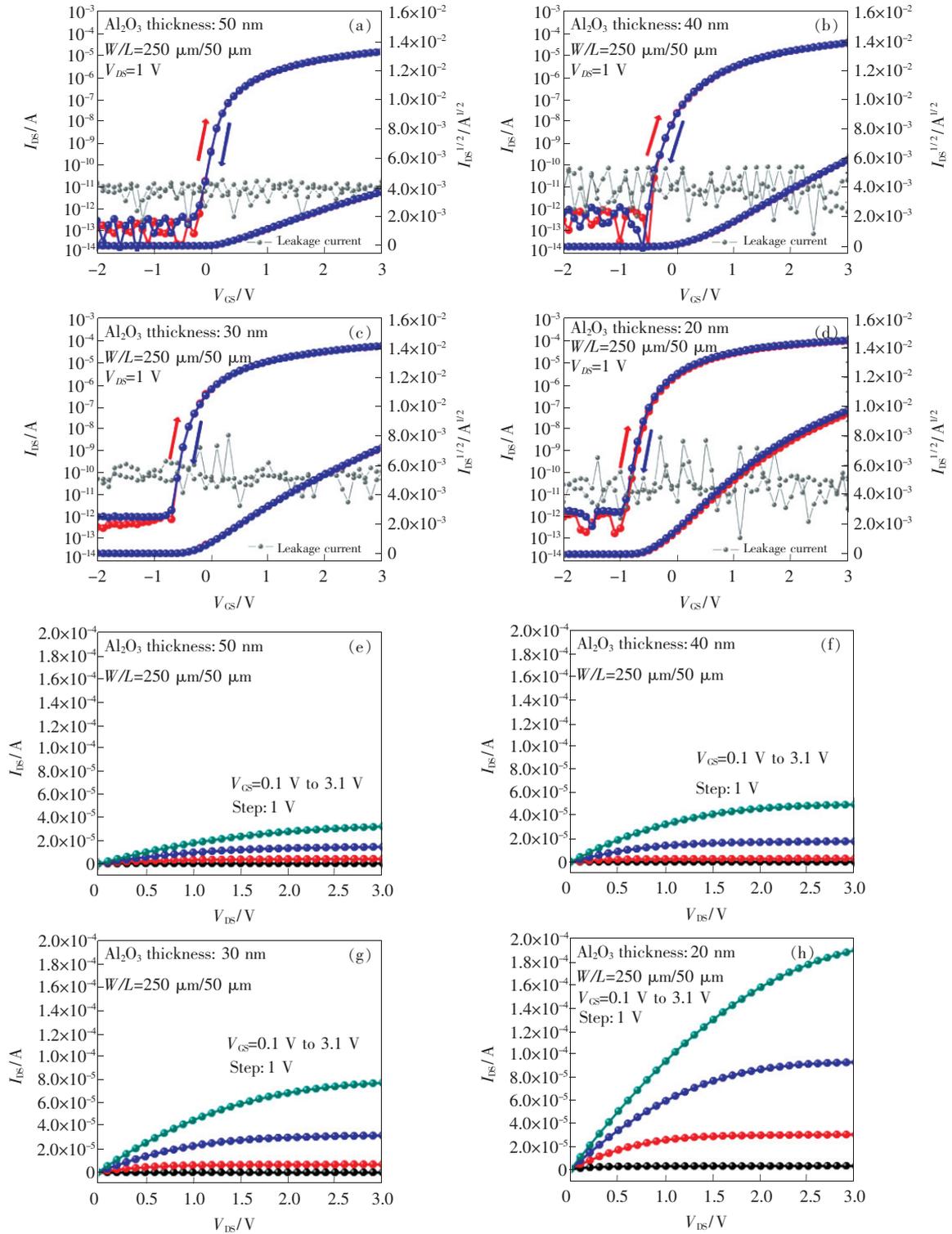


图 4 Al₂O₃ 厚度分别为 50, 40, 30, 20 nm 时的 TFT 转移(a ~ d)、输出特性(e ~ h)曲线。

Fig. 4 TFT transfer (a - d) and output characteristic (e - h) curves of Al₂O₃ at thickness of 50, 40, 30, 20 nm.

小的 SS, 最小仅为 65.21 mV/dec。这也证明了我们的有源层-绝缘层具有非常好的界面态, 具体数值可以通过以下关系式确定^[30]:

$$SS = \left[\frac{d(\lg I_{DS})}{dV_{GS}} \right]^{-1}, \quad (3)$$

得到了 50, 40, 30, 20 nm 厚度 Al₂O₃ 栅绝缘层 TFT 器件的 SS 分别为 95.45, 87.16, 76.20, 65.21 mV/dec。同时, 我们可以由下列最大界面态 (N_{max}^{SS}) 公式推算出 N_{max}^{SS} 值:

表 1 器件性能参数

Tab. 1 Electrical characteristics of the devices

Al ₂ O ₃ thickness/ nm	V _{TH} / V	SS/ (mV · dec ⁻¹)	μ/ (cm ² · V ⁻¹ · s ⁻¹)	I _{ON} :I _{OFF} / 10 ⁷	C _i / (nF · cm ⁻²)	Leakage current/ (10 ⁻¹² A)	N _{max} ^{SS} / (10 ¹¹ cm ⁻²)
50	-0.07	95.45	13.06	8.17	118.5	6.89	4.53
40	-0.16	87.16	13.46	7.93	137.6	9.93	4.05
30	-0.42	76.20	14.43	8.34	165.5	43.2	2.97
20	-0.61	65.21	15.52	5.85	215.6	79.8	1.37

$$N_{\max}^{SS} = \left(\frac{SS \cdot l_{ge}}{KT/q} - 1 \right) \frac{C_i}{q}, \quad (4)$$

其中 K 为玻尔兹曼常数, T 为绝对温度, q 为电子电量。得到 50, 40, 30, 20 nm 厚度 Al₂O₃ 栅绝缘层 TFT 器件的 N_{\max}^{SS} 分别为 4.53×10^{11} , 4.05×10^{11} , 2.97×10^{11} , 1.37×10^{11} cm⁻²。器件均表现出较小的 N_{\max}^{SS} , 这说明器件具有较好的界面态, 将导致器件在有源层-绝缘体界面处具有最小的载流子捕获, 从而有助于提高器件稳定性。

3.3 偏压稳定性

由图 4(a) ~ (d) 转移特性曲线可以看出, 器件均表现出优异的回滞曲线重合稳定性。为了进一步证明器件的稳定性, 我们分别对不同厚度 Al₂O₃ 栅绝缘层 TFT 做了 1 h 的 ± 5 V 栅极偏压下的测试。图 5(a) 为不同厚度 Al₂O₃ 栅绝缘层 TFT 的偏压测试 V_{TH} 偏移量。图 5(b)、(c) 分别为 20 nm Al₂O₃ 栅绝缘层 TFT 在 ± 5 V 栅极偏压下在各时间节点转移特性曲线。可以看出, 器件 ΔV_{TH} 最小仅为 0.09 V, 而最大偏移量也仅为 0.24 V。我们知道, 器件的稳定性与载流子在界面处被捕获相关, 界面的缺陷态的多少直接影响了器件的稳定性。由表 1 计算的 N_{\max}^{SS} 可知, 器件均表现出良好的界面态, 其中 Al₂O₃ 厚度为 20 nm 时具有最小值, 这与器件的高稳定性是一一印证的。同时, ΔV_{TH} 可以用以下公式来衡量:

$$\Delta V_{TH} = Q_i / C_{OX}, \quad (5)$$

其中 Q_i 是器件在界面处被捕获的电荷量, C_{OX} 是栅绝缘层单位面积电容。由于 N_{\max}^{SS} 随着 Al₂O₃ 薄膜厚度减小而降低, 所以随着 Al₂O₃ 厚度减薄将会形成更佳的界面态, 以至减少载流子的捕获。同时, 随着厚度的减薄也会获得更大的单位面积电容。其带来的结果就是 TFT 器件的稳定性随着 Al₂O₃ 薄膜厚度的降低而提高。同时, 我们还注意到器件 NBS 稳定性要好于 PBS 稳定性。对

于金属氧化物 TFT, 有两种物理机制解释偏压测试中下转移特性曲线的变化: 缺陷态的产生、电荷的俘获。缺陷态的产生: 在栅极偏压下, 禁带中的

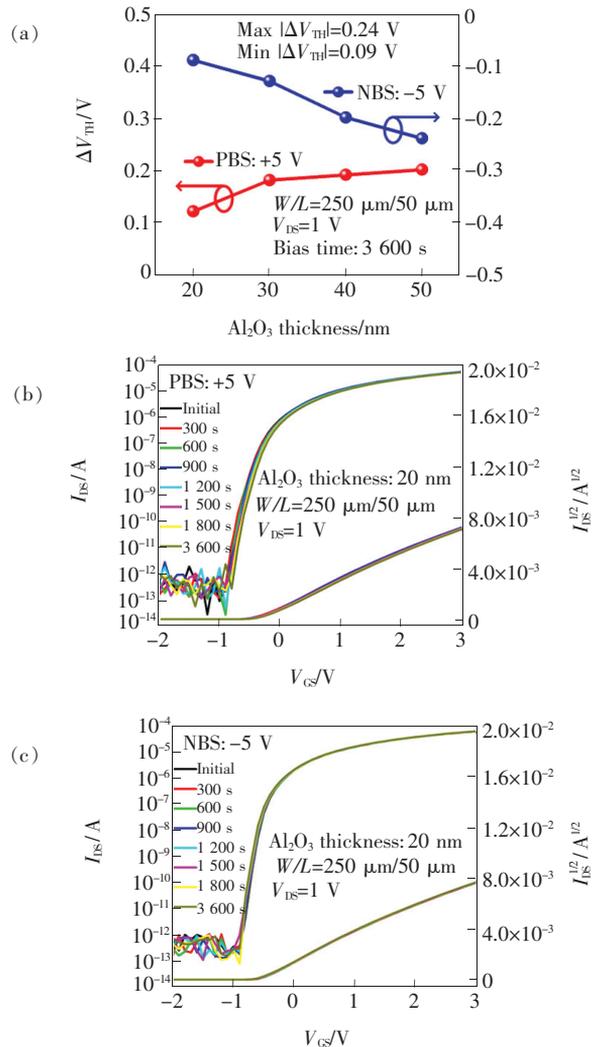


图 5 (a) ± 5 V 栅极偏压 3 600 s, 不同厚度 Al₂O₃ 栅绝缘层 TFT 的 V_{TH} 变化; (b)、(c) 20 nm 厚度 Al₂O₃ 栅绝缘层 TFT 的 PBS (+5 V) 和 NBS (-5 V) 测试结果。

Fig. 5 (a) V_{TH} variation of TFT with different Al₂O₃ gate insulator thickness at ± 5 V bias voltage of 3 600 s. (b) PBS (+5 V) and (c) NBS (-5 V) results for the TFT with 20 nm thickness of Al₂O₃ gate insulator.

深能级缺陷态增多,离域的电子减少,导致饱和电流降低,器件更难开启^[31]。电荷的俘获:当 V_{GS} 长时间施加时,半导体中的自由电荷将会被 V_{GS} 产生的电场吸引,并被半导体与栅绝缘层界面或栅绝缘层本身俘获。当撤去 V_{GS} 时,这些电荷还来不及回到半导体层中,并且随着这些电荷的聚集,也会产生一定的电场抵消部分 V_{GS} 的作用。对于 PBS 稳定性,以上两种机制都表现为 V_{GS} 的增大^[32],也就是 V_{TH} 的正漂。而对于 NBS 稳定性,在 n 型 IGZO 氧化物半导体 TFT 中,如果没有光或热的作用,氧化物中通常所含的空穴是极少的,上述电荷的俘获物理机制将不再适用。所以,器件的 NBS 稳定性要好于 PBS 稳定性^[33]。因此,20 nm Al₂O₃ 栅绝缘层 TFT 具有最大的栅极电容和最优的界面态,最终表现出最优的偏压稳定性

和低的工作电压。
3.4 分布均匀性

同时,我们也研究了大面积制造的可行性及分布均匀性,在 150 mm × 150 mm 的 TFT 玻璃基板上,选择综合性能最佳的 20 nm 厚度 Al₂O₃ 栅绝缘层 TFT,制备了均匀分布的四部分 TFT 器件,每部分包括 10 个 TFT 器件,总计 40 个器件。阵列实物图如图 6(b) 所示,其中四部分 TFT 为区域 ①~④ 部分。图 6(a) 为 40 个 TFT 的转移特性曲线,图 6(c)、(d)、(e) 分别为 40 个 TFT 器件的 V_{TH} 、 μ 及 SS 统计数据。40 个 TFT 器件的 V_{TH} 和 SS 值波动范围分别仅为 (-0.25 ± 0.06) V 和 (77.04 ± 18.78) mV/dec, μ 则分布在 (14.16 ± 1.56) cm²/(V·s) 范围内。这表明该器件具有良好的分布均匀性,也表示其工艺是可靠的。

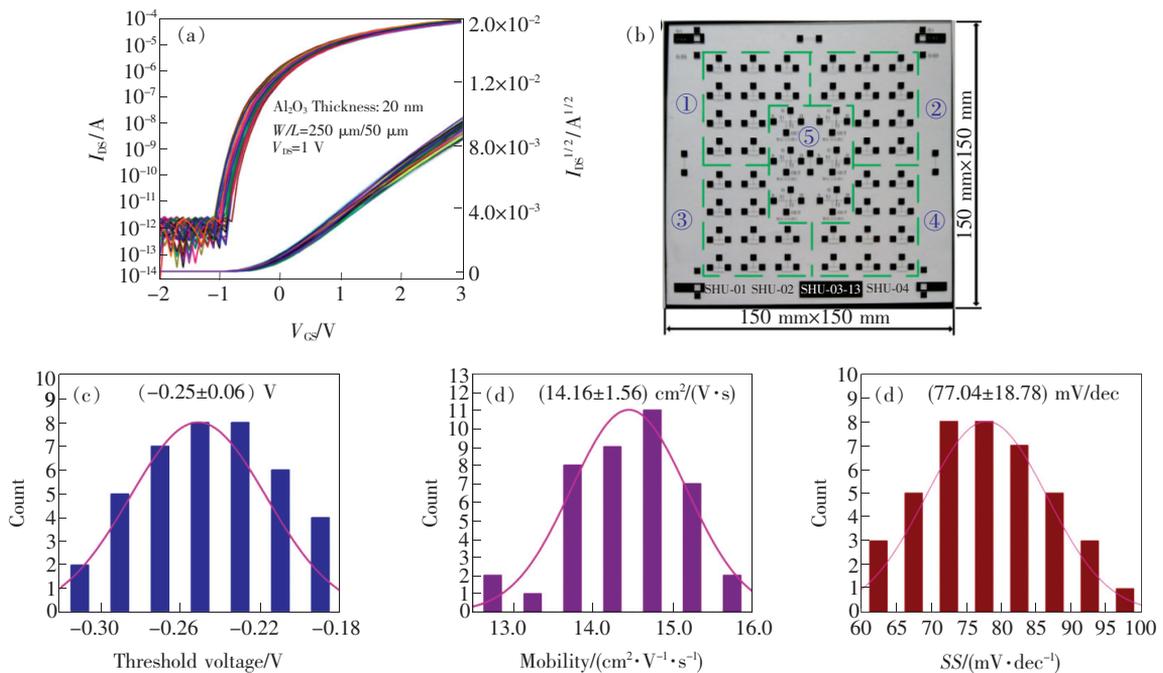


图6 TFT分布均匀性。(a)40个TFT的转移特性曲线;(b)器件实物图;(c)、(d)、(e)40个TFT的 V_{TH} 、 μ 和SS统计数据。

Fig. 6 TFT distribution uniformity. (a) Transfer characteristic curves of 40 TFTs. (b) A top view of 150 mm × 150 mm sample. (c), (d), (e) Statistical charts of V_{TH} , μ and SS, respectively.

3.5 共源极放大电路

由以上研究可知,Al₂O₃ 栅绝缘层厚度为 20 nm 时,TFT 器件具有最优的综合性能。在此基础上,我们又研究了采用二极管连接形式的 TFT 负载共源极放大电路^[34],电路原理如图 7(a) 所示,实物图如图 6(b) 区域 ⑤ 所示。其中 T1 和 T2 的宽长比为 50 μm: 150 μm 和 1 000 μm: 50 μm。图

7(b) 为 V_D 分别为 1 ~ 5 V 时的输入与输出关系图。当 V_{IN} 小于 T2 阈值电压时,T2 未导通,此时 $V_{OUT} = V_D - V_{TH}^{T1}$ 。随着 V_{IN} 逐渐增大,T2 迅速开启, V_{OUT} 迅速降低,此时 T1 相当于电阻,具有分压作用。当 V_{IN} 逐渐增加使 T2 进入线性区时,T2 等效电阻将会远小于 T1 的等效电阻,此时 V_{OUT} 向零趋近。图 7(c) 为共源极放大电路增益图,定义为

$|dV_{OUT}|/dV_{IN}$ 。其中,当 $V_D = 5\text{ V}$ 、 $V_{IN} = 0.8\text{ V}$ 时,增益为 13.87 dB。为了验证我们的共源极放大电路对于交流信号的放大和准确性,我们向 T2 的栅极施加了一个频率 5 Hz、幅值为 0.1 V 的交流方波信号,并在 V_{OUT} 端得到一个方向相反幅值约为 0.5 V 的交流信号,如图 7(d) 所示。同时其

内嵌图分别为 0 ~ 0.06 s 和 0.3 ~ 0.36 s 段局部放大图,可以看出放大电路的上升响应时间和下降响应时间分别为 13 ms 和 12 ms。因此,基于本文所研究的 TFT 器件我们最终得到了一个约 14 dB 放大增益的共源极放大电路,且具有良好的响应速度。

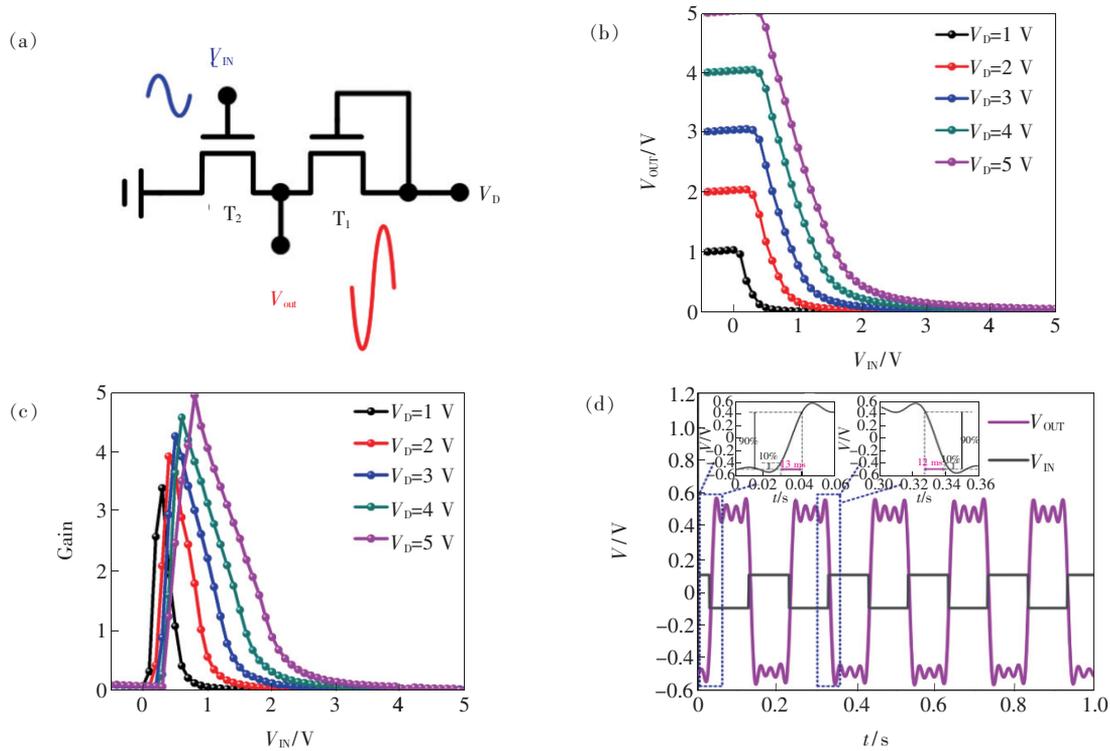


图 7 共源极放大电路。(a) 电路原理图; (b) 不同电源电压下电路的输入、输出关系; (c) 不同电压下放大器直流增益 (定义为 $|dV_{OUT}|/dV_{IN}$); (d) 交流输入信号的输出特性 ($V_{GS} = 0.8\text{ V}$, $V_D = 5\text{ V}$, 内嵌图为局部放大图)。

Fig. 7 Common-source amplifier circuit. (a) Circuit schematic diagram. (b) Input-output relationship of the circuit at different supply voltages. (c) DC gain ($|dV_{OUT}|/dV_{IN}$) of the amplifier at different supply voltages. (d) Output characteristics with an AC input signal ($V_{GS} = 0.8\text{ V}$, $V_D = 5\text{ V}$. Inset shows the partial enlarged drawing).

4 结 论

通过选用具有迁移率高、沉积温度低、易形成大面积均质薄膜等优点的溅射 a-IGZO 薄膜作为有源层,并通过 ALD 技术获得致密、均匀的高质量超薄 Al_2O_3 薄膜作为栅绝缘层,获得了性能优异的 TFT 器件。并研究了 Al_2O_3 栅绝缘层厚度对 TFT 器件性能的影响,当 Al_2O_3 栅绝缘层厚度为 20 nm 时,得到最优综合性能:1 V 低工作电压、接近 0 V 的阈值电压和仅为 65.21 mV/dec 的亚阈值摆幅;还具有 $15.52\text{ cm}^2/(\text{V} \cdot \text{s})$ 的高载流子迁

移率、 5.85×10^7 的高开关比和较低的栅极泄露电流。同时,器件还表现出优异的稳定性: $\pm 5\text{ V}$ 栅极偏压 1 h 阈值电压波动最小仅为 0.09 V 和优良的 $150\text{ mm} \times 150\text{ mm}$ 大面积分布均一性。这都归功于 20 nm 超薄 Al_2O_3 薄膜较大的栅电容以及优质的有源层-栅绝缘层界面态。至此,我们得到了低工作电压、高稳定性 a-IGZO TFT。最后,还进行了对其应用的探索,将该器件应用到小信号放大电路中,研究了二极管负载的共源极放大电路,得到 14 dB 的放大增益,且具有良好的响应速度。

参 考 文 献:

- [1] CHOI M, PARK J Y, SHARMA B K, *et al.*. Flexible active-matrix organic light-emitting diode display enabled by MoS₂ thin-film transistor [J]. *Sci. Adv.*, 2018, 4(4):8721-1-7.
- [2] DAI S L, ZHAO Y W, WANG Y, *et al.*. Recent advances in transistor-based artificial synapses [J]. *Adv. Funct. Mater.*, 2019, 29(42):1903700.
- [3] SHIM H, SIM K, ERSHAD F, *et al.*. Stretchable elastic synaptic transistors for neurologically integrated soft engineering systems [J]. *Sci. Adv.*, 2019, 5(10):4961-1-11.
- [4] XIN C, CHEN L L, LI T K, *et al.*. Highly sensitive flexible pressure sensor by the integration of microstructured PDMS film with a-IGZO TFTs [J]. *IEEE Electron Device Lett.*, 2018, 39(7):1073-1076.
- [5] ZHANG Z H, CHEN L L, YANG Y, *et al.*. Enhanced flexible piezoelectric sensor by the integration of P(VDF-TrFE)/Ag-NWs film with a-IGZO TFT [J]. *IEEE Electron Device Lett.*, 2018, 40(1):111-114.
- [6] NOMURA K, OHTA H, TAKAGI A, *et al.*. Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors [J]. *Nature*, 2004, 432(7016):488-492.
- [7] TROUGHTON J, ATKINSON D. Amorphous InGaZnO and metal oxide semiconductor devices: an overview and current status [J]. *J. Mater. Chem. C*, 2019, 7(40):12388-12414.
- [8] 董俊辰, 郝文, 李慧津, 等. 性能钆铝锌氧薄膜晶体管的制备 [J]. *液晶与显示*, 2017, 32(5):339-343.
DONG J C, YU W, LI H J, *et al.*. Fabrication of high performance gadolinium-aluminum-zinc-oxide thin film transistors [J]. *Chin. J. Liq. Cryst. Disp.*, 2017, 32(5):339-343. (in Chinese)
- [9] TAI A H, YEN C C, CHEN T L, *et al.*. Mobility enhancement of back-channel-etch amorphous InGaZnO TFT by double layers with quantum well structures [J]. *IEEE Trans. Electron Dev.*, 2019, 66(10):4188-4192.
- [10] YAO R H, ZHENG Z K, XIONG M, *et al.*. Low-temperature fabrication of sputtered high-*k* HfO₂ gate dielectric for flexible a-IGZO thin film transistors [J]. *Appl. Phys. Lett.*, 2018, 112(10):103503.
- [11] YOON J, BAE G Y, YOO S, *et al.*. Deep-ultraviolet sensing characteristics of transparent and flexible IGZO thin film transistors [J]. *J. Alloys Compd.*, 2020, 817:152788.
- [12] YANG J, ZHANG Y P, WU Q Q, *et al.*. High-performance 1 V ZnO thin-film transistors with ultrathin, ALD-processed ZrO₂ gate dielectric [J]. *IEEE Trans. Electron Dev.*, 2019, 66(8):3382-3386.
- [13] 李欣予, 王若铮, 吴胜利, 等. 绝缘层材料及结构对薄膜晶体管性能的影响 [J]. *液晶与显示*, 2017, 32(5):344-351.
LI X Y, WANG R Z, WU S L, *et al.*. Effect of insulating layer material and structure on performance of thin film transistors [J]. *Chin. J. Liq. Cryst. Disp.*, 2017, 32(5):344-351. (in Chinese)
- [14] 王东平, 谢应涛, 欧阳世宏, 等. 薄膜晶体管中绝缘层的研究现状与趋势 [J]. *液晶与显示*, 2016, 31(4):380-385.
WANG D P, XIE Y T, OUYANG S H, *et al.*. Research status and trends of insulating layer in thin-film transistor [J]. *Chin. J. Liq. Cryst. Disp.*, 2016, 31(4):380-385. (in Chinese)
- [15] ROBERTSON J, WALLACE R M. High-K materials and metal gates for CMOS applications [J]. *Mater. Sci. Eng. R Rep.*, 2015, 88:1-41.
- [16] GRIGORAS K, FRANSSILA S, AIRAKSINEN V M. Investigation of sub-nm ALD aluminum oxide films by plasma assisted etch-through [J]. *Thin Solid Films*, 2008, 516(16):5551-5556.
- [17] 王志伟, 郝永芹, 李洋, 等. GaSb 基 PECVD 法制备 SiO₂ 薄膜的应力研究 [J]. *发光学报*, 2018, 39(7):935-941.
WANG Z W, HAO Y Q, LI Y, *et al.*. Study of SiO₂ thin films stress deposited on GaSb substrate by PECVD [J]. *Chin. J. Lumin.*, 2018, 39(7):935-941. (in Chinese)
- [18] DING X W, ZHANG J H, SHI W M, *et al.*. Effect of gate insulator thickness on device performance of InGaZnO thin-film transistors [J]. *Mater. Sci. Semicond. Process.*, 2015, 29:326-330.
- [19] DING X W, DING H, HUANG C X, *et al.*. Effect of sputtering power densities on density-of-states in InZnO thin-film transistor [J]. *Superlattices Microstruct.*, 2014, 74:11-18.
- [20] 钟云肖, 周尚雄, 姚日晖, 等. 旋涂法制备氧化钆介质层及其在薄膜晶体管中的应用 [J]. *发光学报*, 2018, 39(2):214-219.

- ZHONG Y X, ZHOU S X, YAO R H, *et al.*. Fabrication of zirconia dielectric layer by spin coating and its application in thin film transistor [J]. *Chin. J. Lumin.*, 2018, 39(2):214-219. (in Chinese)
- [21] GHIRALDELLI E, PELOSI C, GOMBIA E, *et al.*. ALD growth, thermal treatments and characterisation of Al_2O_3 layers [J]. *Thin Solid Films*, 2008, 517(1):434-436.
- [22] MROCZYŃSKI R, TAUBE A, GIERAŁTOWSKA S, *et al.*. Application of deposited by ALD HfO_2 and Al_2O_3 layers in double-gate dielectric stacks for non-volatile semiconductor memory (NVSM) devices [J]. *Appl. Surf. Sci.*, 2012, 258(21):8366-8370.
- [23] MA P F, DU L L, WANG Y M, *et al.*. Low voltage operation of IGZO thin film transistors enabled by ultrathin Al_2O_3 gate dielectric [J]. *Appl. Phys. Lett.*, 2018, 112(2):023501-1-4.
- [24] CHOI J W, PARK S H, YU C G, *et al.*. Effects of electrode materials on the device performances and instabilities in amorphous InGaZnO thin film transistors [J]. *Microelectron. Reliability*, 2019, 100-101:113416.
- [25] 张磊, 刘国超, 董承远. 非晶铟镓锌氧薄膜晶体管钼/铜源漏电极的研究 [J]. *发光学报*, 2018, 39(6):823-829.
ZHANG L, LIU G C, DONG C Y. Mo/Cu source/drain electrodes for amorphous InGaZnO thin film transistors [J]. *Chin. J. Lumin.*, 2018, 39(6):823-829. (in Chinese)
- [26] ANDERSON J T, MUNSEE C L, HUNG C M, *et al.*. Solution-processed HafSO_x and ZrSiO_x inorganic thin-film dielectrics and nanolaminates [J]. *Adv. Funct. Mater.*, 2007, 17(13):2117-2124.
- [27] VÖLKEL A R, STREET R A, KNIPP D. Carrier transport and density of state distributions in pentacene transistors [J]. *Phys. Rev. B*, 2002, 66(19):195336.
- [28] VERLAAK S, ARKHIPOV V, HEREMANS P. Modeling of transport in polycrystalline organic semiconductor films [J]. *Appl. Phys. Lett.*, 2003, 82(5):745-747.
- [29] VALLETTA A, MARIUCCI L, FORTUNATO G, *et al.*. Surface-scattering effects in polycrystalline silicon thin-film transistors [J]. *Appl. Phys. Lett.*, 2003, 82(18):3119-3121.
- [30] JEONG J K, JEONG J H, YANG H W, *et al.*. High performance thin film transistors with cosputtered amorphous indium gallium zinc oxide channel [J]. *Appl. Phys. Lett.*, 2007, 91(11):113505-1-3.
- [31] LEE C H, STRIAKHILEV D, TAO S, *et al.*. Top-gate TFTs using 13.56 MHz PECVD microcrystalline silicon [J]. *IEEE Electron Device Lett.*, 2005, 26(9):637-639.
- [32] POWELL M J, VAN BERKEL C, FRENCH I D, *et al.*. Bias dependence of instability mechanisms in amorphous silicon thin-film transistors [J]. *Appl. Phys. Lett.*, 1987, 51(16):1242-1244.
- [33] LOPES M E, GOMES H L, MEDEIROS M C R, *et al.*. Gate-bias stress in amorphous oxide semiconductors thin-film transistors [J]. *Appl. Phys. Lett.*, 2009, 95(6):063502-1-3.
- [34] SUGIYAMA M, UEMURA T, KONDO M, *et al.*. An ultraflexible organic differential amplifier for recording electrocardiograms [J]. *Nat. Electron.*, 2019, 2(8):351-360.



张浩(1993 -), 男, 山东枣庄人, 硕士研究生, 2017 年于德州学院获得学士学位, 主要从事薄膜晶体管及其相关应用的研究。

E-mail: zhanghao1872@163.com



张建华(1972 -), 女, 湖北恩施人, 博士, 研究员, 1999 年于上海大学获得博士学位, 主要从事半导体机电装备与工艺、微制造与微系统集成技术、先进封装技术与材料、仿生技术与特种润滑等方面的研究。

E-mail: jhzhang@oa.shu.edu.cn